#### PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000123746 A

(43) Date of publication of application: 28.04.00

(51) Int. CI

H01J 11/02 H01J 9/02 H01J 11/00

(21) Application number: 10298243

(22) Date of filing: 20.10.98

(71) Applicant:

MATSUSHITA ELECTRIC IND CO

LTD

(72) Inventor:

KATO TETSUYA WATANABE YOSHIO

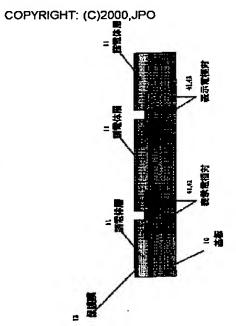
KONO HIROKI

# (54) PLASMA DISPLAY PANEL, ITS MANUFACTURE, AND DISPLAY DEVICE USING IT

# (57) Abstract:

PROBLEM TO BE SOLVED: To provide a plasma display panel lowering power consumption, its manufacturing method and a display device using it.

SOLUTION: In this surface discharge plasma display panel, at least pairs of direct display electrodes 41, 42 are formed on one substrate 10 of a pairs of substrates sandwiching a discharge space, and dielectric layers 11 and a protective layer 12 are sequentially formed on them. Here, a part (15) on the inner surface of the substrate 10 is exposed to the discharge space directly or through the protective layer 12. The reactive power and the power consumption are drastically lowered, which improves efficiency of the PDP to a large extent.



### (19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

特開2000-123746

(P2000-123746A)

(43)公開日 平成12年4月28日(2000.4.28)

(51) Int.Cl. <sup>7</sup>	識別記号	FΙ			テーマコード(参考)゙
H01J 1	/02	H01J	11/02	В	5 C O 2 7
ę	0/02		9/02	F	5 C O 4 O
11	/00		11/00	K	

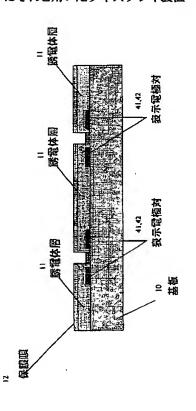
		審査請求	未請求 請求項の数30 OL (全 19 頁)		
(21)出願番号	特顯平10-298243	(71) 出願人	000005821		
			松下電器産業株式会社		
(22)出顯日	平成10年10月20日(1998.10.20)	大阪府門真市大字門真1006番地			
		(72)発明者	加藤 哲也		
			神奈川県川崎市多摩区東三田3丁目10番1		
			号 松下技研株式会社内		
		(72)発明者	渡辺 由雄		
			神奈川県川崎市多摩区東三田3丁目10番1		
			身 松下技研株式会社内		
		(74)代理人	100097445		
			弁理士 岩橋 文雄 (外2名)		
			最終頁に続く		
		i	政府貝に成く		

# (54) 【発明の名称】 プラズマディスプレイパネル及びその製造方法、並びにそれを用いたディスプレイ装置

# (57) 【要約】

【課題】 消費電力を低減したプラズマディスプレイパ ネル及びその製造方法、並びにそれを用いたディスプレ イ装置を提供することを目的とする。

【解決手段】 放電空間を挟む基板対の一方の基板10 の内面上に、少なくとも、直接表示電極対41、42が 形成され、その上に誘電体層 1 1、保護層 1 2 が順次形 成された面放電型プラズマディスプレイパネルに於い て、前記基板10内面上の一部15が直接または前記保 護層12を介して放電空間に露出していることを特徴と するプラズマディスプレイパネルであり、無効電力の低 減し、消費電力を大きく低減させることにより、PDP の効率を大きく改善することができる。



【特許請求の範囲】

【請求項1】 放電空間を挟む基板対の一方の基板(10) の内面上に、少なくとも、直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板(10)内面上の一部(15)が直接または前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネル。

【請求項2】 放電空間を挟む基板対の一方の基板(10) の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板(10)内面上の一部(15)が前記下引き層(13)、または前記下引き層(13)及び前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネル。

【請求項3】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形 20成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板(10)内面上の一部(15)が直接または前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネル。

【請求項4】 放電空間を挟む基板対の一方の基板(10) の内面上に、少なくとも、直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板(10)内面上の一部(15)に溝(14)が形成されていることを特徴とするプラズマディスプレイパネル。

【請求項5】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板(10)内面上の一部(15)に溝(14)を有し、前記溝(14)の底面(16)が直接または前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネル。

【請求項6】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板(10)内面上の一部(15)に溝(14)を有し、前記溝(14)の底面(16)が前記下引き層(13)、または前記下引き層(13)及び前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネル。

【請求項7】 放電空間に直接または間接に露出した前 記基板(10)内面上の一部(15)がストライプ状で、前記表 50 示電極対(41)(42)の間に前記表示電極対(41)(42)とほぼ 平行に設けられていることを特徴とする請求項1から6 のいずれかに記載のプラズマディスプレイパネル。

【請求項8】 前記溝(14)がストライブ状で、前記表示電極対(41)(42)の間に前記表示電極対(41)(42)とほぼ平行に設けられていることを特徴とする請求項4から6のいずれかに記載のプラズマディスプレイパネル。

【請求項9】 放電空間に直接または間接に露出した前記基板(10)内面上の一部(15)がストライプ状で、前記表示電極対(41)(42)の外側に前記表示電極対(41)(42)とほぼ平行に設けられていることを特徴とする請求項1から6のいずれかに記載のプラズマディスプレイパネル。

【請求項10】 前記溝(14)がストライプ状で、前記表示電極対(41)(42)の外側に前記表示電極対(41)(42)とほぼ平行に設けられていることを特徴とする請求項4から6のいずれかに記載のプラズマディスプレイパネル。

【請求項11】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルの製造方法に於いて、少なくとも、前記基板(10)の内面上にほぼ均一に前記誘電体層(11)を形成する工程と、前記基板(10)内面上の一部(15)から前記誘電体層(11)の一部を除去する工程を有することを特徴とするプラズマディスプレイパネルの製造方法。

【請求項12】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルの製造方法に於いて、すくなくとも、前記基板(10)の内面上にほぼ均一に前記下引き層(13)を形成する工程と、前記下引き層(13)上にほぼ均一に前記誘電体層(11)を形成する工程と、前記下引き層(13)上の一部から前記誘電体層(11)の一部を除去する工程を有することを特徴とするプラズマディスプレイパネルの製造方法。

【請求項13】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルの製造方法に於いて、少なくとも、前記基板(10)の内面上にほぼ均一に前記下引き層(13)を形成する工程と、前記下引き層(13)上にほぼ均一に前記誘電体層(11)を形成する工程と、前記下引き層(13)上の一部から前記誘電体層(11)の一部を除去する工程と、前記基板(10)内面上の一部(15)から前記下引き層(13)の一部を除去する工程を有することを特徴とするプラズマディスプレイパネルの製造方法。

【請求項14】 放電空間を挟む基板対の一方の基板(1

30

0)の内面上に、少なくとも、直接表示電極対(41)(42)が 形成され、その上に誘電体層(11)、保護層(12)が順次形 成された面放電型プラズマディスプレイパネルの製造方 法に於いて、少なくとも、前記基板(10)内面上の一部(1 5)に溝(14)を形成する工程を有することを特徴とするプ ラズマディスプレイパネルの製造方法。

【請求項15】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルの製造方法に於いて、少なくとも、前記基板(10)内面上の一部(15)に溝(14)を形成する工程と、前記基板(10)内面上に前記誘電体層(11)を形成する工程と、前記基板(10)内面上の一部(15)から前記誘電体層(11)の一部を除去する工程を有することを特徴とするプラズマディスプレイパネルの製造方法。

【請求項16】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形 20成された面放電型プラズマディスプレイパネルに於いて、少なくとも、前記基板(10)内面上の一部(15)に溝(14)を形成する工程と、前記基板(10)の内面上に前記下引き層(13)を形成する工程と、前記下引き層(13)上に前記誘電体層(11)を形成する工程と、前記下引き層(13)上の一部から前記誘電体層(11)の一部を除去する工程を有することを特徴とするプラズマディスプレイパネルの製造方法。

【請求項17】 除去される前記誘電体層(11)の一部がストライプ状で、前記表示電極対(41)(42)の間に前記表 30 示電極対(41)(42)とほぼ平行に設けられていることを特徴とする請求項11から16のいずれかに記載のプラズマディスプレイパネルの製造方法。

【請求項18】 前記溝(14)がストライプ状で、前記表示電極対(41)(42)の間に前記表示電極対(41)(42)とほぼ平行に設けられていることを特徴とする請求項14から16のいずれかに記載のプラズマディスプレイパネルの製造方法。

【請求項19】 除去される前記誘電体層(11)の一部がストライプ状で、前記表示電極対(41)(42)の外側に前記表示電極対(41)(42)とほぼ平行に設けられていることを特徴とする請求項11から16のいずれかに記載のプラズマディスプレイパネルの製造方法。

【請求項20】 前記溝(14)がストライプ状で、前記表示電極対(41)(42)の外側に前記表示電極対(41)(42)とほぼ平行に設けられていることを特徴とする請求項14から16のいずれかに記載のプラズマディスプレイパネルの製造方法。

【請求項21】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、直接表示電極対(41)(42)が 50

形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルであって、前記基板(10)内面上の一部(15)が直接または前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置。

【請求項22】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルであって、前記基板(10)内面上の一部(15)が前記下引き層(13)、または前記下引き層(13)及び前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置。

【請求項23】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き層(13)が形成され、その上に直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルであって、前記基板(10)内面上の一部(15)が直接または前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置。

【請求項24】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルであって、前記基板(10)内面上の一部(15)に溝(14)が形成されていることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置。

【請求項25】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、直接表示電極対(41)(42)が形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルであって、前記基板(10)内面上の一部(15)に溝(14)を有し、前記溝(14)の底面(16)が直接または前記保護層(12)を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置。

【請求項26】 放電空間を挟む基板対の一方の基板(10)の内面上に、少なくとも、基板面にほぼ平行に下引き 層(13)が形成され、その上に直接表示電極対(41)(42)が 形成され、その上に誘電体層(11)、保護層(12)が順次形成された面放電型プラズマディスプレイパネルであって、前記基板(10)内面上の一部(15)に溝(14)を有し、前

.

-3-

記溝(14)の底面(16)が前記下引き層(13)、または前記下 引き層(13)及び前記保護層(12)を介して放電空間に露出 していることを特徴とするプラズマディスプレイパネル に対して、AC電圧駆動により表示を行うことを特徴と するディスプレイ装置。

【請求項27】 放電空間に直接または間接に露出した 前記基板(10)内面上の一部(15)がストライプ状で、前記 表示電極対(41)(42)の間に前記表示電極対(41)(42)とほ は平行に設けられていることを特徴とする請求項21か ら26のいずれかに記載のディスプレイ装置。

【請求項28】 前記溝(14)がストライプ状で、前記表 示電極対(41)(42)の間に前記表示電極対(41)(42)とほぼ 平行に設けられていることを特徴とする請求項24から 26のいずれかに記載のディスプレイ装置。

【請求項29】 放電空間に直接または間接に露出した 前記基板(10)内面上の一部(15)がストライプ状で、前記 表示電極対(41)(42)の外側に前記表示電極対(41)(42)と ほぼ平行に設けられていることを特徴とする請求項21 から26のいずれかに記載のディスプレイ装置。

【請求項30】 前記溝(14)がストライプ状で、前記表 20 示電極対(41)(42)の外側に前記表示電極対(41)(42)とほ **は平行に設けられていることを特徴とする請求項24か** ら26のいずれかに記載のディスプレイ装置。

#### 【発明の詳細な説明】

# [0001]

【発明の属する技術分野】本発明は、プラズマディスプ レイパネル及びその製造方法、並びにそれを用いたディ スプレイ装置に関する。

### [0002]

【従来の技術】プラズマディスプレイパネル(PDP) は、液晶パネルに比べて高速の表示が可能であり視野角 が広いこと、大型化が容易であること、自発光型である ため表示品質が高いことなどの理由から、フラットパネ ルディスプレイ技術の中で最近特に注目を集めている。 一般にPDPでは、ガス放電により紫外線を発生させ、 この紫外線で蛍光体を励起して発光させカラー表示を行 っている。そして、基板上に隔壁によって区画された表 示セルが設けられており、これに蛍光体層が形成されて いる構成を持つ。特に、現在PDPの主流は3電極構造 の面放電型PDPであり、その構造は、一方の基板上に 40 平行に隣接した表示電極対を有し、もう一方の基板上に 表示電極と交差する方向に延びるアドレス電極と、隔 壁、蛍光体層を有するもので、比較的蛍光体層を厚くす ることが出来、蛍光体によるカラー表示に適していると 言える。

【0003】図12に典型的な3電極構造の面放電型P DPの分解斜視図を示す。表示電極対はスキャン電極 (走査電極) 41とサステイン電極 (維持電極) 42で 一対をなしている。この構造の利点は、非常に単純な構 造で製造が比較的楽であること、蛍光体層を厚くでき蛍 50 で、PDPのコンデンサの充放電で消費される電力のう

光面を直視出来るために輝度を上げることが出来るこ と、蛍光体層をスキャン電極から離すことにより維持放 電による蛍光体の劣化を少なくすることが出来ること、 等が挙げられる。

【0004】しかしながら、表示電極対41、42が同 一基板10面内、または基板10とほぼ平行な同一面内 に形成されていることから、いわゆる無効電力を有する という問題がある。ここで、無効電力について簡単に説 明する。通常、AC型PDPでは電極、誘電体層、保護 10 層が、放電空間を介して対向あるいは同一面内等に形成 され、ガス放電を行うことにより紫外線を発生させ、こ の紫外線で蛍光体を励起して発光させカラー表示を行っ ている。このため、AC型PDPはコンデンサとしての 機能を持つ。すなわち、この表示電極対41、42に電 圧を交互に印加すると、たとえガス放電しなくてもPD Pはコンデンサの充放電を繰り返す。

【0005】ここで、表示電極対41、42が基板10 または基板10とほぼ平行な同一面内に形成された面放 電型AC-PDPでは、表示電極対41、42間に放電 空間を介さない図13に示す電気力線のパス1と、表示 電極対41、42間に放電空間を介す電気力線のパス2 が存在することになる。従って、パス1によるコンデン サ1と、パス2によるコンデンサ2の容量の合計が全体 のコンデンサの容量となる。ここで、全体のコンデンサ の充放電のうち、ガス放電に寄与するのはコンデンサ2 の充放電だけで、コンデンサ1の充放電はガス放電に寄 与しない。すなわち、コンデンサ1の充放電に消費され る消費電力は無効電力となる。この無効電力は少ない程 良い。

【0006】これまで、上記の課題に対して各々様々な 30 検討がなされているが、特に消費電力を低減するための 検討として以下の発明が挙げられる。

【0007】特開平7-226164号公報の発明は、表示用電 極の上に下地誘電体及び壁電荷蓄積用誘電体を順次設 け、下地誘電体を表示用電極よりも放電空間側に突出す る高さまで積層し、下地誘電体の誘電率を低く、壁電荷 蓄積用誘電体の誘電率を高く設定している。似たような 発明に特開平7-111135号公報、特開平7-262930号公報が

【0008】また、特開平7-37511号公報の発明は、単 一のドライバ回路により駆動される第1の電極を、ライ ン周期で順次切り換え駆動される複数の第2電極のうち 相隣る2本の電極間に共通に配置している。

## [0009]

【発明が解決しようとする課題】上記のように、従来の 面放電型AC-PDPは、表示電極対が同一基板面内、 または基板とほぼ平行な同一面内に形成されており、無 効電力が大きいという課題を有していた。

【0010】本発明の目的は、上記課題を解決するもの

30

7

ち、ガス放電に寄与しない無効電力を低減した高効率なプラズマディスプレイパネル及びその製造方法、並びにそれを用いたディスプレイ装置を提供することにある。 【0011】

【課題を解決する手段】本発明は、PDPのコンデンサの充放電で消費される電力のうち、ガス放電に寄与しない無効電力を低減する一つの手段として、放電空間を挟む基板対の一方の基板の内面上に直接または間接に形成された誘電体層の一部を除去、または、はじめから、このようなパターンで誘電体層を形成するものである。

【0012】また、除去された誘電体層の一部を、より 誘電率の低い放電空間に置き換えることが出来る。

【0013】これらにより、無効電力の低減し、消費電力を大きく低減させることにより、PDPの効率を大きく改善することができる。

#### [0014]

【発明の実施の形態】本発明の請求項1に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15が直接または前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルである。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0015】請求項2に記載の発明は、放電空間を挟む 基板対の一方の基板10の内面上に、少なくとも、基板 面にほぼ平行に下引き層13が形成され、その上に直接 表示電極対41、42が形成され、その上に誘電体層1 1、保護層12が順次形成された面放電型プラズマディ スプレイパネルに於いて、前記基板10内面上の一部1 5が前記下引き層13、または前記下引き層13及び前 記保護層12を介して放電空間に露出していることを特 徴とするプラズマディスプレイパネルである。このよう な構成により、従来構成では誘電体で満たされていた領 域が一部誘電率の低い放電空間に置き換わるため、放電 に寄与しない無効コンデンサの容量を低減することが出 来、無効電力を低減することが出来る。

【0016】請求項3に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、基板面にほぼ平行に下引き層13が形成され、その上に直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15が直接または前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルである。このような構成により、従来構成では誘電体で

満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0017】請求項4に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15に溝14が形成されていることを特徴とするプラズマディスプレイパネルである。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0018】請求項5に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15に溝14を有し、前記溝14の底面16が直接または前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルである。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0019】請求項6に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、基板面にほぼ平行に下引き層13が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15に溝14を有し、前記溝14の底面16が前記下引き層13、または前記下引き層13及び前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルである。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0020】請求項7に記載の発明は、請求項1から6のいずれかに記載のプラズマディスプレイパネルにおいて、放電空間に直接または間接に露出した前記基板10内面上の一部15がストライプ状で、前記表示電極対41、42の間に前記表示電極対41、42とほぼ平行に設けられているものである。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、更に効果的に

50

20

30

無効電力を低減することが出来る。

【0021】請求項8に記載の発明は、請求項4から6 のいずれかに記哉のプラズマディスプレイパネルにおい て、前記溝14がストライプ状で、前記表示電極対4 1、42の間に前記表示電極対41、42とほぼ平行に 設けられているものである。このような構成により、従 来構成では誘電体で満たされていた領域が一部誘電率の 低い放電空間に置き換わるため、放電に寄与しない無効 コンデンサの容量を低減することが出来、更に効果的に 無効電力を低減することが出来る。

【0022】請求項9に記載の発明は、請求項1から6 のいずれかに記載のプラズマディスプレイパネルにおい て、放電空間に直接または間接に露出した前記基板10 内面上の一部15がストライプ状で、前記表示電極対4 1、42の外側に前記表示電極対41、42とほぼ平行 に設けられているものである。このような構成により、 従来構成では誘電体で満たされていた領域が一部誘電率 の低い放電空間に置き換わるため、放電に寄与しない無 効コンデンサの容量を低減することが出来、無効電力を 低減することが出来る。

【0023】請求項10に記載の発明は、請求項4から 6のいずれかに記載のプラズマディスプレイパネルにお いて、前記溝14がストライプ状で、前記表示電極対4 1、42の外側に前記表示電極対41、42とほぼ平行 に設けられているものである。このような構成により、 従来構成では誘電体で満たされていた領域が一部誘電率 の低い放電空間に置き換わるため、放電に寄与しない無 効コンデンサの容量を低減することが出来、無効電力を 低減することが出来る。

【0024】 請求項11に記載の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルの製造方法に於いて、少なくとも、前 記基板10の内面上にほぼ均一に前記誘電体層11を形 成する工程と、前記基板10内面上の一部15から前記 誘電体層11の一部を除去する工程を有することを特徴 とするプラズマディスプレイパネルの製造方法である。 このような製造方法により、従来構成では誘電体で満た されていた領域が一部誘電率の低い放電空間に置き換わ るため、放電に寄与しない無効コンデンサの容量を低減 することが出来、無効電力を低減することが出来る。

【0025】請求項12に記載の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、基 板面にほぼ平行に下引き層13が形成され、その上に直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルの製造方法に於いて、すくなくとも、 前記基板10の内面上にほぼ均一に前記下引き層13を 誘電体層11を形成する工程と、前記下引き層13上の 一部から前記誘電体層11の一部を除去する工程を有す ることを特徴とするプラズマディスプレイパネルの製造 方法である。このような製造方法により、従来構成では 誘電体で満たされていた領域が一部誘電率の低い放電空 間に置き換わるため、放電に寄与しない無効コンデンサ の容量を低減することが出来、無効電力を低減すること が出来る。

10

【0026】請求項13に記载の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、基 板面にほぼ平行に下引き層13が形成され、その上に直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルの製造方法に於いて、少なくとも、前 記基板10の内面上にほぼ均一に前記下引き層13を形 成する工程と、前記下引き層13上にほぼ均一に前記誘 電体層11を形成する工程と、前記下引き層13上の一 部から前記誘電体層11の一部を除去する工程と、前記 基板10内面上の一部15から前記下引き層13の一部 を除去する工程を有することを特徴とするプラズマディ スプレイパネルの製造方法である。このような製造方法 により、従来構成では誘電体で満たされていた領域が一 部誘電率の低い放電空間に置き換わるため、放電に寄与 しない無効コンデンサの容量を低減することが出来、無 効電力を低減することが出来る。

【0027】請求項14に記載の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルの製造方法に於いて、少なくとも、前 記基板10内面上の一部15に溝14を形成する工程を 有することを特徴とするプラズマディスプレイパネルの 製造方法である。このような製造方法により、従来構成 では誘電体で満たされていた領域が一部誘電率の低い放 電空間に置き換わるため、放電に寄与しない無効コンデ ンサの容量を低減することが出来、無効電力を低減する ことが出来る。

【0028】請求項15に記載の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルの製造方法に於いて、少なくとも、前 記基板10内面上の一部15に溝14を形成する工程 と、前記基板10の内面上に前記誘電体層11を形成す る工程と、前記基板10内面上の一部15から前記誘電 体層11の一部を除去する工程を有することを特徴とす るプラズマディスプレイパネルの製造方法である。この ような製造方法により、従来構成では誘電体で満たされ ていた領域が一部誘電率の低い放電空間に置き換わるた 形成する工程と、前記下引き뤔13上にほぼ均一に前記 50 め、放電に寄与しない無効コンデンサの容量を低減する

ことが出来、無効電力を低減することが出来る。

【0029】請求項16に記載の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、基 板面にほぼ平行に下引き層13が形成され、その上に直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルに於いて、少なくとも、前記基板10 内面上の一部15に溝14を形成する工程と、前記基板 10の内面上に前記下引き層13を形成する工程と、前 記下引き層13上に前記誘電体層11を形成する工程 と、前記下引き層13上の一部から前記誘電体層11の 一部を除去する工程を有することを特徴とするプラズマ ディスプレイパネルの製造方法である。このような製造 方法により、従来構成では誘電体で満たされていた領域 が一部誘電率の低い放電空間に置き換わるため、放電に 寄与しない無効コンデンサの容量を低減することが出 来、無効電力を低減することが出来る。

【0030】請求項17に記載の発明は、請求項11から16のいずれかに記載のプラズマディスプレイパネルの製造方法において、除去される前記誘電体層11の一部がストライプ状で、前記表示電極対41、42の間に前記表示電極対41、42とほぼ平行に設けたものである。このような製造方法により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、更に効果的に無効電力を低減することが出来る。

【0031】請求項18に記載の発明は、請求項14から16のいずれかに記載のプラズマディスプレイパネルの製造方法において、前記溝14がストライプ状で、前30記表示電極対41、42の間に前記表示電極対41、42とほぼ平行に設けたものである。このような製造方法により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、更に効果的に無効電力を低減することが出来る。

【0032】請求項19に記載の発明は、請求項11から16のいずれかに記載のプラズマディスプレイパネルの製造方法において、除去される前記誘電体層11の一部がストライプ状で、前記表示電極対41、42の外側に前記表示電極対41、42とほぼ平行に設けたものである。このような製造方法により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0033】請求項20に記載の発明は、請求項14から16のいずれかに記載のプラズマディスプレイパネルの製造方法において、前記溝14がストライプ状で、前記表示電極対41、42の外側に前記表示電極対41、

42とほぼ平行に設けたものである。このような製造方法により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

12

【0034】請求項21に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15が直接または前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置である。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0035】請求項22に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、基板面にほぼ平行に下引き層13が形成され、その上に直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15が前記下引き層13、または前記下引き層13及び前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置である。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0036】請求項23に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、基板面にほぼ平行に下引き層13が形成され、その上に直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15が直接または前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルに対して、AC電圧駆動により表示を行うことを特徴とするディスプレイ装置である。このような構成により、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、無効電力を低減することが出来る。

【0037】請求項24に記載の発明は、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、直50接表示電極対41、42が形成され、その上に誘電体局

11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルに於いて、前記基板10内面上の一部 15に溝14が形成されていることを特徴とするプラズ マディスプレイパネルに対して、AC電圧駆動により表 示を行うことを特徴とするディスプレイ装置である。こ のような構成により、従来構成では誘電体で満たされて いた領域が一部誘電率の低い放電空間に置き換わるた め、放電に寄与しない無効コンデンサの容量を低減する ことが出来、無効電力を低減することが出来る。

【0038】請求項25に記載の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルに於いて、前記基板10内面上の一部 15に溝14を有し、前記溝14の底面16が直接また は前記保護層12を介して放電空間に露出していること を特徴とするプラズマディスプレイパネルに対して、A C電圧駆動により表示を行うことを特徴とするディスプ レイ装置である。このような構成により、従来構成では 誘電体で満たされていた領域が一部誘電率の低い放電空 20 間に置き換わるため、放電に寄与しない無効コンデンサ の容量を低減することが出来、無効電力を低減すること

【0039】請求項26に記載の発明は、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、基 板面にほぼ平行に下引き層13が形成され、その上に直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成された面放電型プラズマデ ィスプレイパネルに於いて、前記基板10内面上の一部 15に溝14を有し、前記溝14の底面16が前記下引 30 き層13、または前記下引き層13及び前記保護層12 を介して放電空間に露出していることを特徴とするプラ ズマディスプレイパネルに対して、AC電圧駆動により 表示を行うことを特徴とするディスプレイ装置である。 このような構成により、従来構成では誘電体で満たされ ていた領域が一部誘電率の低い放電空間に置き換わるた め、放電に寄与しない無効コンデンサの容量を低減する ことが出来、無効電力を低減することが出来る。

【0040】請求項27に記載の発明は、請求項1から 6のいずれかに記載のディスプレイ装置において、放電 空間に直接または間接に露出した前記基板10内面上の 一部15がストライプ状で、前記表示電極対41、42 の間に前記表示電極対41、42とほぼ平行に設けたも のである。このような構成により、従来構成では誘電体 で満たされていた領域が一部誘電率の低い放電空間に置 き換わるため、放電に寄与しない無効コンデンサの容量 を低減することが出来、更に効果的に無効電力を低減す ることが出来る。

【0041】請求項28に記載の発明は、請求項4から 6のいずれかに記載のディスプレイ装置において、前記 50

溝14がストライプ状で、前記表示電極対41、42の 間に前記表示電極対41、42とほぼ平行に設けたもの である。このような構成により、従来構成では誘電体で 満たされていた領域が一部誘電率の低い放電空間に置き 換わるため、放電に寄与しない無効コンデンサの容量を 低減することが出来、更に効果的に無効電力を低減する ことが出来る。

【0042】請求項29に記載の発明は、請求項1から 6のいずれかに記載のディスプレイ装置において、放電 空間に直接または間接に露出した前記基板10内面上の 一部15がストライプ状で、前記表示電極対41、42 の外側に前記表示電極対41、42とほぼ平行に設けた ものである。このような構成により、従来構成では誘電 体で満たされていた領域が一部誘電率の低い放電空間に 置き換わるため、放電に寄与しない無効コンデンサの容 量を低減することが出来、無効電力を低減することが出 来る。

【0043】請求項30に記載の発明は、請求項4から 6のいずれかに記載のディスプレイ装置において、前記 溝14がストライプ状で、前記表示電極対41、42の 外側に前記表示電極対41、42とほぼ平行に設けたも のである。このような構成により、従来構成では誘電体 で満たされていた領域が一部誘電率の低い放電空間に置 き換わるため、放電に寄与しない無効コンデンサの容量 を低減することが出来、無効電力を低減することが出来

【0044】以下、実施の形態により本発明を具体的に 説明するが、本発明の実施の態様はこれに限定されるも のではない。

【0045】以下、本発明の実施の形態について、図面 を参照しながら説明する。

(実施の形態1) 図1は、本発明の実施の形態1に於け るプラズマディスプレイパネル(PDP)の前面板の断面 図の一例である。以下、本実施の形態について図1に於 けるPDPを例にとって具体的に説明するが、本発明の 実施の態様はこれに限定されるものではない。

【0046】まず、本実施の形態に於けるプラズマディ スプレイにパネルついて説明する。図1に於けるPDP では、放電空間を挟む基板対の一方の基板10の内面上 に、直接表示電極対41、42が形成され、その上に誘 電体層11、保護層12が順次形成されており、前記基 板10内面上の一部15が前記保護層12を介して放電 空間に露出している。このとき、上述の放電空間に保護 層12を介して露出した前記基板10内面上の一部15 がストライプ状で、前記表示電極対41、42の間に前 記表示電極対41、42とほぼ平行に設けられている。 【0047】次に、本実施の形態に於けるプラズマディ

スプレイパネルの製造方法について説明する。ここで、 図1に於けるPDPの具体的な製造方法を示すことによ り説明するが、本発明の実施の態様はこれに限定される

15

ものではない。

【0048】まず、背面板の製造方法について説明する。基板10側を前面板、基板10に対向する基板20の側を背面板とする。基板20は、ソーダガラスで、板厚2.8mmのものを用いた。この基板上に、銀ペースト、XFP5392(ナミックス株式会社製)をスクリーン印刷法により印刷し、乾燥(150℃)、焼成(550℃)を行って銀のアドレス電極を作製した。

【0049】次に、アドレス電極の上に、誘電体ペースト、試作G3-2083(奥野製薬工業株式会社製)をスクリーン印刷法により印刷し、乾燥(150℃)、焼成(550℃)を行ってオーバーコート層を作製した。

【0050】次に、リブペースト、G3-1961(奥野製薬工業株式会社製)をスクリーン印刷法により印刷し、乾燥(150℃)を行って隔壁を所定の高さに作製し、更に、リブペースト、ELD-507B(奥野製薬工業株式会社製)をスクリーン印刷法により印刷し、乾燥(150℃)を行って隔壁の上部を作製し、これらを550℃で焼成することにより隔壁、突起部を形成した。次に、上記のように形成された隔壁間に蛍光体層を形成した。赤色蛍光体ペースト(奥野製薬工業株式会社製)、緑色蛍光体ペースト(奥野製薬工業株式会社製)、青色蛍光体ペースト(奥野製薬工業株式会社製)を順次スクリーン印刷法により印刷し、乾燥(150℃)、焼成(500℃)して蛍光体層を形成した。

【0051】次に、前面板の製造方法について説明する。基板10は、ソーダガラスで、板厚2.8mmのものを用いた。この基板上に、真空蒸着法によりクロム、銅、クロムの順に表示電極を形成した。次に表示電極の上に、誘電体ペースト、G3-0496(奥野製薬工業株式会社製)をスクリーン印刷法により印刷し、乾燥(150℃)、焼 30成(580℃)を行って誘電体層を形成した。

【0052】次に、フォトレジスト、OFPR-800(東京応化工業株式会社製)をスピンコート法により塗布し、乾燥(80℃)した後、これを図2に示す露光マスクのパターンで露光し、現像液、NMD-3(東京応化工業株式会社製)で現像した。更に、エッチング液(硝酸水溶液)で誘電体層をエッチングした後、アセトン洗浄、水洗し良く乾燥した。次に、この誘電体層の上に真空蒸着法により保護膜材料MgO蒸着し、保護層を形成した。

【0053】このようにして作製した前面板と背面板を対向配置し、周囲をフリットガラスで封止して、十分な排気後、ガス(Xe5%のXe、Neの混合ガス、500torr)封入を行い、チップオフ、つまり、ガス封入された管を封じることによりPDPを作製した。

【0054】次に、本実施の形態に於けるディスプレイ装置について説明する。ここで、一例として図1に於けるPDPを用いた具体的なディスプレイ装置を示すことにより説明するが、本発明の実施の態様はこれに限定されるものではない。

【0055】図3は、本実施の形態に於けるディスプレ 50 ィールドごとに各画素データの各ビットをアドレスドラ

イ装置の構成を示すブロック図である。図3のディスプレイ装置は、PDP100、アドレスドライバ110、スキャンドライバ120、サステインドライバ130、放電制御タイミング発生回路140、A/Dコンバータ(アナログ・デジタル変換器)151、走査数変換部152、及びサブフィールド変換部153を含む。

【0056】PDP100は、複数のアドレス電極、複数のスキャン電極(走査電極)、複数のサステイン電極 (維持電極)を含み、複数のアドレス電極は画面の垂直方向に配列され、複数のスキャン電極及び複数のサステイン電極は画面の水平方向に配列されている。また、複数のサステイン電極は共通に接続されている。また、複数・レス電極、スキャン電極及びサステイン電極の各交点に放電セルが形成され、各放電セルが画面上の画素を構成する。このPDP100に対して、アドレス電極とスキャン電極の間に書き込みパルスを印加することにより、アドレス電極とスキャン電極の間でアドレス放電を行い放電セルを選択した後、スキャン電極とサステイン電極との間に、交互に反転する周期的な維持バルスを印加することにより、スキャン電極とサステイン電極との間で維持放電を行い表示を行う。

【0057】AC型PDPに於ける階調表示駆動方式と しては、例えばADS (Address and Display-period Sep arated:アドレス·表示期間分離)方式を用いることが出 来る。図4は、ADS方式を説明するための図である。 図4の縦軸は、第1ラインから第mラインまでのスキャ ン電極の走査方向(垂直走査方向)を示し、横軸は時間を 示す。ADS方式では、1フィールド(1/60秒=16.67ms) を複数のサブフィールドに時間的に分割する。例えば、 8ビットで256階調表示を行う場合は、1フィールド を8つのサブフィールドに分割する。また、各サブフィ ールドは、点灯セル選択のためのアドレス放電が行われ るアドレス期間と、表示のための維持放電が行われる維 持期間とに分離される。ADS方式では、各サブフィー ルドで第1ラインから第mラインまでPDPの全面にア ドレス放電による走査が行われ、全面アドレス放電終了 時に維持放電が行われる。

【0058】まず、映像信号VDは、A/Dコンバータ151に入力される。また、水平同期信号H及び垂直同期信号Vは放電制御タイミング発生回路、A/Dコンバータ151、走査数変換部、サブフィールド変換部に与えられる。A/Dコンバータ151は、映像信号VDをデジタル信号に変換し、その画像データを走査数変換部152は、画像データをPDP100の画素数に応じたライン数の画像データをPDP100の画素数に応じたライン数の画像データに変換し、各ラインごとの画像データをサブフィールド変換部153に与える。サブフィールド変換部153は、各ラインごとの画像データの各画素データを複数のサブフィールドに対応する複数のビットに分割し、各サビフィールドに対応する複数のビットに分割し、各サビフィールドごとに条画要データの名ビットをアドレスドラ

イバ110にシリアルに出力する。アドレスドライバ1 10は、電源回路111に接続されており、サブフィー ルド変換部153から各サブフィールドごとにシリアル に与えられるデータをパラレルデータに変換し、そのパ ラレルデータに基づいて複数のアドレス電極を駆動す る。

【0059】放電制御タイミング発生回路140は、水 平同期信号Hおよび垂直同期信号Vを基準として、放電 制御タイミング信号SC、SUを発生し、各々スキャン る。スキャンドライバ120は、出力回路121及びシ フトレジスタ122を含む。また、サステインドライバ 130は、出力回路131及びシフトレジスタ132を 含む。これらのスキャンドライバ120及びサステイン ドライバ130は、共通の電源回路123に接続されて いる。

【0060】スキャンドライバ120のシフトレジスタ 122は、放電制御タイミング発生回路140から与え られる放電制御タイミング信号SCを垂直走査方向にシ フトしつつ出力回路121に与える。出力回路121 は、シフトレジスタ122から与えられる放電制御タイ ミング信号SCに応答して複数のスキャン電極を順に駆

【0061】 サステインドライバ130のシフトレジス タ132は、放電制御タイミング発生回路140から与 えられる放電制御タイミング信号SUを垂直走査方向に シフトしつつ出力回路131に与える。出力回路131 はシフトレジスタ132から与えられる放電制御タイミ ング信号SUに応答して複数のサステイン電極を順に駆 動する。

【0062】図5は、PDP100の各電極に印加され る駆動電圧を示すタイミングチャートである。図5で は、アドレス電極、サステイン電極、及び第nライン~ 第(n+2)のスキャン電極の駆動電圧が示されている。 ここで、nは任意の整数である。図5に示すように、発 光期間ではサステイン電極に一定周期でサステインパル ス(Psu)が印加される。アドレス期間には、スキャン電 \*

\*極に書き込みパルス(Pw)が印加される。この甞き込みパ ルスに同期してアドレス電極に

(Pwa)が 印加される。アドレス電極に印加される書き込みパルス (Pwa)のオンオフは表示する画像の各画素に応じて制御 が同時に印加されると、スキャン電極とアドレス電極と の交点の放電セルでアドレス放電が発生し、その放電セ ルが点灯する。アドレス期間後の維持期間には、スキャ ン電極に一定の周期で維持パルス(Psc)が印加される。 ドライバ120 およびサステインドライバ130 に与え 10 スキャン電極に印加される維持パルス (Psc) の位相はサ ステイン電極に印加されるサステインパルス(Psc)の位 相に対して180度ずれている。この場合、アドレス放電 で点灯した放電セルにおいてのみ維持放電が発生する。 【0063】各サブフィールドの終了時には、スキャン 電極に消去パルス(Pe)が印加される。それにより、各放 電セルの壁電荷が消滅または維持放電が起きない程度に

> 20 ルス(Psu)と同位相になっている。 【0064】次に、上記のディスプレイ装置を全面発光 させ、表示電極対41、42間に印加する電圧と、流れ る電流を観測し、横軸に電圧(V)、縦軸に電流を時間積 分した電荷(Q)をプロットしたV-Qリサージュ図形を得 た。このV-Qリサージュ図形の非放電時の傾きからPD Pの容量を求めることが出来る。無効電力の評価は、非 放電時の消費電力により行った。

低減し、維持放電が終了する。消去パルス(Pe)の印加後

の休止期間には、スキャン電極に一定周期で休止パルス

(Pr)が印加される。この休止パルス(Pr)はサステインパ

【0065】このようにして評価した結果、基板10内 面上の一部15を前記保護層12を介して放電空間に露 30 出させることで、(表1)に示すように消費電力は小さ くなり、無効電力を低減できることがわかった。

【0066】また、例えば図6に示す断面構造を有する 前面板も同様に作製でき、やはり同じように無効電力を 低減できる。

[0067]

【表1】

	消費電力
実施の形態1 (図1の辯造)	従来構造に比べ30%小さい
実施の形態 1 (図6の構造)	従来構造に比べ35% 小さい
実施の形態 2 (図7の構造)	従来構造に比べ40% 小さい
実施の形態3 (図8の構造)	従来構造に比べ50%小さい
実施の形態 4 (図 9 の構造)	従来構造に比べ45% 小さい
実施の形態 5 (図10の構造)	従来構造に比べ50%小さい
実施の形態 6 (図11の構造)	従来構造に比べ55% 小さい

【0068】本発明の実施の形態から明らかなように、 放電空間を挟む基板対の一方の基板10の内面上に、少 なくとも、直接表示電極対41、42が形成され、その 上に誘電体層11、保護層12が順次形成された面放電 50 スプレイパネルを製造することにより、従来構成では誘

型プラズマディスプレイパネルに於いて、前記基板10 内面上の一部15が直接または前記保護層12を介して 放電空間に露出していることを特徴とするプラズマディ

20

電体で満たされていた領域が一部誘電率の低い放電空間 に置き換わるため、放電に寄与しない無効コンデンサの 容量を低減することが出来、効果的に無効電力を低減す ることが出来る。

【0069】(実施の形態2)図7は、本発明の実施の 形態2におけるプラズマディスプレイパネル(PDP)の 前面板の断面図の一例である。以下、本実施の形態につ いて図7に於けるPDPを例にとって具体的に説明す る。まず、本実施の形態に於けるプラズマディスプレイ にパネルついて説明する。ここで、図7に於けるPDP の具体的な構造を示すことにより説明するが、本発明の 実施の態様はこれに限定されるものではない。

【0070】図7に於けるPDPでは、放電空間を挟む基板対の一方の基板10の内面上に、基板面にほぼ平行に下引き層13が形成され、その上に直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成されており、前記基板10内面上の一部15が前記下引き層13及び前記保護層12を介して放電空間に露出している。このとき、前記放電空間に下引き層13及び保護層12を介して露出した前記基板10内20面上の一部15がストライプ状で、前記表示電極対41、42の間に前記表示電極対41、42とほぼ平行に設けられている。

【0071】次に、本実施の形態に於けるプラズマディスプレイパネルの製造方法について説明する。ここで、図7に於けるPDPの具体的な製造方法を示すことにより説明するが、本発明の実施の態様はこれに限定されるものではない。

【0072】前面板の製造方法以外は実施の形態1と同 じである。前面板の製造方法は、以下の通りである。基 30 板10は、ソーダガラスで、板厚2.8mmのものを用い た。この基板上に、真空蒸着法によりクロム、銅、クロ ムの順に表示電極を形成した。次に真空蒸着法により、 この基板上にほぼ均一にSiO2の下引き層を形成し た。更に、誘電体ペースト、G3-0496(奥野製薬工業株式 会社製)をスクリーン印刷法により印刷し、乾燥(150 ℃)、焼成(580℃)を行って誘電体層を形成した。次に、 フォトレジスト、OFPR-800(東京応化工業株式会社製)を スピンコート法により塗布し、乾燥(80℃)した後、これ を図2に示す露光マスクのパターンで露光し、現像液、 NMD-3(東京応化工業株式会社製)で現像した。更に、エ ッチング液(硝酸水溶液)で誘電体層をエッチングした 後、アセトン洗浄、水洗し良く乾燥した。最後に、この 誘電体層の上に真空蒸着法により保護膜材料MgO蒸着 し、保護層を形成した。

【0073】次に、本実施の形態に於けるディスプレイ 装置について説明する。本実施の形態に於けるディスプ レイ装置は、本実施の形態に於けるPDPを用いたこと 以外は実施の形態1に於けるディスプレイ装置と同じで ある。尚、実施の形態1同様に、本発明の実施の態様は 50 これに限定されるものではない。

【0074】次に、上記のディスプレイ装置を全面発光させ、表示電極対41、42間に印加する電圧と、流れる電流を観測し、横軸に電圧(V)、縦軸に電流を時間積分した電荷(Q)をプロットしたV-Qリサージュ図形を得た。このV-Qリサージュ図形の非放電時の傾きからPDPの容量を求めることが出来る。無効電力の評価は、非放電時の消費電力により行った。

【0075】このようにして評価した結果、下引き層13に誘電率の低い材料を用い、基板10内面上の一部15を前記下引き層13及び前記保護層12を介して放電空間に露出させることで、(表1)に示すように消費電力は小さくなり、無効電力を低減できることがわかった。

【0076】本発明の実施の形態から明らかなように、放電空間を挟む基板対の一方の基板10の内面上に、少なくとも、基板面にほぼ平行に下引き層13が形成され、その上に直接表示電極対41、42が形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15が前記下引き層13、または前記下引き層13及び前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルを製造することにより、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、効果的に無効電力を低減することが出来、効果的に無効電力を低減することが出来、効果的に無効電力を低減することが出来る。

【0077】(実施の形態3)図8は、本発明の実施の形態3におけるプラズマディスプレイパネル(PDP)の前面板の断面図の一例である。以下、本実施の形態について図8に於けるPDPを例にとって具体的に説明する。まず、本実施の形態に於けるプラズマディスプレイにパネルついて説明する。ここで、図8に於けるPDPの具体的な構造を示すことにより説明するが、本発明の実施の態様はこれに限定されるものではない。

【0078】図8に於けるPDPでは、放電空間を挟む 基板対の一方の基板10の内面上に、基板面にほぼ平行 に下引き層13が形成され、その上に直接表示電極対4 1、42が形成され、その上に誘電体層11、保護層1 2が順次形成されており、前記基板10内面上の一部1 5が前記保護層12を介して放電空間に露出している。 このとき、上述の放電空間に保護層12を介して露出し た前記基板10内面上の一部15がストライプ状で、前 記表示電極対41、42の間に前記表示電極対41、4 2とほぼ平行に設けられている。

【0079】次に、本実施の形態に於けるプラズマディスプレイパネルの製造方法について説明する。ここで、図8に於けるPDPの具体的な製造方法を示すことにより説明するが、本発明の実施の態様はこれに限定される

ものではない。

【0080】前面板の製造方法以外は、実施の形態1と 同じである。前面板の製造方法は、以下の通りである。 基板10は、ソーダガラスで、板厚2.8mmのものを用い た。この基板上に、真空蒸着法によりクロム、銅、クロ ムの順に表示電極を形成した。次に真空蒸着法により、 この基板上にほぼ均一にSiO2の下引き層を形成し た。更に、誘電体ペースト、G3-0496(奥野製薬工業株式 会社製)をスクリーン印刷法により印刷し、乾燥(150 ℃)、焼成(580℃)を行って誘電体層を形成した。次に、 フォトレジスト、OFPR-800(東京応化工業株式会社製)を スピンコート法により塗布し、乾燥(80℃)した後、これ を図2に示す露光マスクのパターンで露光し、現像液、 NMD-3(東京応化工業株式会社製)で現像した。更に、エ ッチング液(硝酸水溶液)で誘電体層及び下引き層をエッ チングした後、アセトン洗浄、水洗し良く乾燥した。最 後に、この誘電体層の上に真空蒸着法により保護膜材料 Mg〇蒸着し、保護層を形成した。

【0081】次に、本実施の形態に於けるディスプレイ 装置について説明する。本実施の形態に於けるディスプ 20 レイ装置は、本実施の形態に於けるPDPを用いたこと 以外は実施の形態1に於けるディスプレイ装置と同じで ある。尚、実施の形態1同様に、本発明の実施の態様は これに限定されるものではない。

【0082】次に、上記のディスプレイ装置を全面発光 させ、表示電極対41、42間に印加する電圧と、流れ る電流を観測し、横軸に電圧(V)、縦軸に電流を時間積 分した電荷(Q)をプロットしたV-Qリサージュ図形を得 た。このV-Qリサージュ図形の非放電時の傾きからPD Pの容量を求めることが出来る。無効電力の評価は、非 30 放電時の消費電力により行った。

【0083】このようにして評価した結果、下引き層1 3に誘電率の低い材料を用い、基板10内面上の一部1 5を前記保護層12を介して放電空間に露出させること で、(表1)に示すように更に消費電力は小さくなり、 無効電力を低減できることがわかった。本発明の実施の 形態から明らかなように、放電空間を挟む基板対の一方 の基板10の内面上に、少なくとも、基板面にほぼ平行 に下引き層13が形成され、その上に直接表示電極対4 1、42が形成され、その上に誘電体層11、保護層1 2が順次形成された面放電型プラズマディスプレイパネ ルに於いて、前記基板10内面上の一部15が直接また は前記保護層12を介して放電空間に露出していること を特徴とするプラズマディスプレイパネルを製造するこ とにより、従来構成では誘電体で満たされていた領域が 一部誘電率の低い放電空間に置き換わるため、放電に寄 与しない無効コンデンサの容量を低減することが出来、 効果的に無効電力を低減することが出来る。

【0084】(実施の形態4)図9は、本発明の実施の.

前面板の断面図の一例である。

【0085】以下、本実施の形態について図9に於ける PDPを例にとって具体的に説明する。まず、本実施の 形態に於けるプラズマディスプレイにパネルついて説明 する。ここで、図9に於けるPDPの具体的な構造を示 すことにより説明するが、本発明の実施の態様はこれに 限定されるものではない。

22

【0086】図9に於けるPDPでは、放電空間を挟む 基板対の一方の基板10の内面上に、直接表示電極対4 1、42が形成され、その上に誘電体層11、保護層1 2が順次形成されており、前記基板10内面上の一部1 5に溝14が形成されている。このとき、上述の前記溝 14がストライプ状で、前記表示電極対41、42の間 に前記表示電極対41、42とほぼ平行に設けられてい

【0087】次に、本実施の形態に於けるプラズマディ スプレイパネルの製造方法について説明する。ここで、 図9に於けるPDPの具体的な製造方法を示すことによ り説明するが、本発明の実施の態様はこれに限定される ものではない。

【0088】前面板の製造方法以外は、実施の形態1と 同じである。前面板の製造方法は以下の通りである。基 板10は、ソーダガラスで、板厚2.8mmのものを用い た。この基板に溝を形成し、更に真空蒸着法によりクロ ム、銅、クロムの順に表示電極対を溝と平行に形成し た。更に、誘電体ペースト、G3-0496(奥野製薬工業株式 会社製)をスクリーン印刷法により印刷し、乾燥(150 ℃)、焼成(580℃)を行って誘電体層を形成した。最後 に、この誘電体層の上に真空蒸着法により保護膜材料M gO蒸着し、保護層を形成した。

【0089】次に、本実施の形態に於けるディスプレイ 装置について説明する。本実施の形態に於けるディスプ レイ装置は、本実施の形態に於けるPDPを用いたこと 以外は実施の形態1に於けるディスプレイ装置と同じで ある。尚、実施の形態1同様に、本発明の実施の態様は これに限定されるものではない。

【0090】次に、上記のディスプレイ装置を全面発光 させ、表示電極対41、42間に印加する電圧と、流れ る電流を観測し、横軸に電圧(V)、縦軸に電流を時間積 分した電荷(Q)をプロットしたV-Qリサージュ図形を得 た。このV-Qリサージュ図形の非放電時の傾きからPD Pの容量を求めることが出来る。無効電力の評価は、非 放電時の消費電力により行った。

【0091】このようにして評価した結果、基板10内 面上の一部15に溝14を形成することにより、(表 1) に示すように消費電力は小さくなり、無効電力を低 減できることがわかった。

【0092】本発明の実施の形態から明らかなように、 放電空間を挟む基板対の一方の基板10の内面上に、少 形態4におけるプラズマディスプレイパネル(PDP)の 50 なくとも、直接表示電極対41、42が形成され、その

20

24

上に誘電体層11、保護層12が順次形成された面放電 型プラズマディスプレイパネルに於いて、前記基板10 内面上の一部15に溝14が形成されていることを特徴 とするプラズマディスプレイパネルを製造することによ り、従来構成では誘電体で満たされていた領域が一部誘 電率の低い放電空間に置き換わるため、放電に寄与しな い無効コンデンサの容量を低減することが出来、効果的 に無効電力を低減することが出来る。

【0093】(実施の形態5)図10は、本発明の実施 の形態 5 におけるプラズマディスプレイパネル(PDP) の前面板の断面図の一例である。

【0094】以下、本実施の形態について図10に於け るPDPを例にとって具体的に説明する。まず、本実施 の形態に於けるプラズマディスプレイにパネルついて説 明する。ここで、図10に於けるPDPの具体的な構造 を示すことにより説明するが、本発明の実施の態様はこ れに限定されるものではない。

【0095】図10に於けるPDPでは、放電空間を挟 む基板対の一方の基板10の内面上に、直接表示電極対 41、42が形成され、その上に誘電体層11、保護層 12が順次形成されており、前記基板10内面上の一部 15に溝14を有し、前記溝14の底面16が前記保護 層12を介して放電空間に露出している。このとき、上 述の前記溝14がストライプ状で、前記表示電極対4 1、42の間に前記表示電極対41、42とほぼ平行に 設けられている。

【0096】次に、本実施の形態に於けるプラズマディ スプレイパネルの製造方法について説明する。ここで、 図10に於けるPDPの具体的な製造方法を示すことに より説明するが、本発明の実施の態様はこれに限定され るものではない。

【0097】前面板の製造方法以外は実施の形態1と同 じである。前面板の製造方法は以下の通りである。基板 10は、ソーダガラスで、板厚2.8mmのものを用いた。 この基板に溝を形成し、更に真空蒸着法によりクロム、 銅、クロムの順に表示電極対を溝と平行に形成した。更 に、誘電体ペースト、G3-0496(奥野製薬工業株式会社 製)をスクリーン印刷法により印刷し、乾燥(150℃)、焼 成(580℃)を行って誘電体層を形成した。次に、フォト レジスト、OFPR-800(東京応化工業株式会社製)をスピン コート法により塗布し、乾燥(80℃)した後、これを図2 に示す露光マスクのパターンで露光し、現像液、NMD-3 (東京応化工業株式会社製)で現像した。更に、エッチン グ液(硝酸水溶液)で誘電体層をエッチングした後、アセ トン洗浄、水洗し良く乾燥した。最後に、この誘電体層 の上に真空蒸着法により保護膜材料MgO蒸着し、保護 層を形成した。

【0098】次に、本実施の形態に於けるディスプレイ 装置について説明する。本実施の形態に於けるディスプ レイ装置は、本実施の形態に於けるPDPを用いたこと 50 図11に於けるPDPの具体的な製造方法を示すことに

以外は実施の形態 1 に於けるディスプレイ装置と同じで ある。尚、実施の形態1同様に、本発明の実施の態様は これに限定されるものではない。

【0099】次に、上記のディスプレイ装置を全面発光 させ、表示電極対41、42間に印加する電圧と、流れ る電流を観測し、横軸に電圧(V)、縦軸に電流を時間積 分した電荷(0)をプロットしたV-Qリサージュ図形を得 た。このV-Qリサージュ図形の非放電時の傾きからPD Pの容量を求めることが出来る。無効電力の評価は、非 放電時の消費電力により行った。

【0100】このようにして評価した結果、基板10内 面上の一部15に溝14を形成し、前記溝14の底面1 6を前記保護層12を介して放電空間に露出させること により、(表1)に示すように消費電力は小さくなり、 無効電力を低減できることがわかった。

【0101】本発明の実施の形態から明らかなように、 放電空間を挟む基板対の一方の基板10の内面上に、少 なくとも、直接表示電極対41、42が形成され、その 上に誘電体層11、保護層12が順次形成された面放電 型プラズマディスプレイパネルに於いて、前記基板10 内面上の一部15に溝14を有し、前記溝14の底面1 6が直接または前記保護層12を介して放電空間に露出 していることを特徴とするプラズマディスプレイパネル を製造することにより、従来構成では誘電体で満たされ ていた領域が一部誘電率の低い放電空間に置き換わるた め、放電に寄与しない無効コンデンサの容量を低減する ことが出来、効果的に無効電力を低減することが出来

【0102】(実施の形態6)図11は、本発明の実施 の形態6におけるプラズマディスプレイパネル(PDP) の前面板の断面図の一例である。

【0103】以下、本実施の形態について図11に於け るPDPを例にとって具体的に説明する。まず、本実施 の形態に於けるプラズマディスプレイにパネルついて説 明する。ここで、図11に於けるPDPの具体的な構造 を示すことにより説明するが、本発明の実施の態様はこ れに限定されるものではない。

【0104】図11に於けるPDPでは、放電空間を挟 む基板対の一方の基板10の内面上に、少なくとも、基 板面にほぼ平行に下引き層13が形成され、その上に直 接表示電極対41、42が形成され、その上に誘電体層 11、保護層12が順次形成されており、前記基板10 内面上の一部15に溝14を有し、前記溝14の底面1 6が前記下引き屬13及び前記保護層12を介して放電 空間に露出している。このとき、上述の前記溝14がス トライプ状で、前記表示電極対41、42の間に前記表 示電極対41、42とほぼ平行に設けられている。

【0105】次に、本実施の形態に於けるプラズマディ スプレイパネルの製造方法について説明する。ここで、

より説明するが、本発明の実施の態様はこれに限定されるものではない。

【0106】前面板の製造方法以外は実施の形態1と同 じである。前面板の製造方法は、以下の通りである。基 板10は、ソーダガラスで、板厚2.8mmのものを用い た。この基板に溝を形成し、更に真空蒸着法によりクロ ム、銅、クロムの順に表示電極対を溝と平行に形成し た。次に真空蒸着法により、この基板上にSiO2の下 引き層を形成した。更に、誘電体ペースト、G3-0496(奥 野製薬工業株式会社製)をスクリーン印刷法により印刷 し、乾燥(150℃)、焼成(580℃)を行って誘電体層を形成 した。次に、フォトレジスト、OFPR-800(東京応化工業 株式会社製)をスピンコート法により塗布し、乾燥(80 ℃)した後、これを図2に示す露光マスクのパターンで 露光し、現像液、NMD-3(東京応化工業株式会社製)で現 像した。更に、エッチング液(硝酸水溶液)で誘電体層を エッチングした後、アセトン洗浄、水洗し良く乾燥し た。最後に、この誘電体層の上に真空蒸着法により保護 膜材料MgO蒸着し、保護層を形成した。

【0107】次に、本実施の形態に於けるディスプレイ装置について説明する。本実施の形態に於けるディスプレイ装置は、本実施の形態に於けるPDPを用いたこと以外は実施の形態1に於けるディスプレイ装置と同じである。尚、実施の形態1同様に、本発明の実施の態様はこれに限定されるものではない。

【0108】次に、上記のディスプレイ装置を全面発光させ、表示電極対41、42間に印加する電圧と、流れる電流を観測し、横軸に電圧(V)、縦軸に電流を時間積分した電荷(Q)をプロットしたV-Qリサージュ図形を得た。このV-Qリサージュ図形の非放電時の傾きからPDPの容量を求めることが出来る。無効電力の評価は、非放電時の消費電力により行った。

【0109】このようにして評価した結果、基板10内面上の一部15に溝14を形成し、前記溝14の底面16を前記下引き層13及び前記保護層12を介して放電空間に露出させることにより、(表1)に示すように消費電力は小さくなり、無効電力を低減できることがわかった。

【0110】本発明の実施の形態から明らかなように、放電空間を挟む基板対の一方の基板10の内面上に、少 40なくとも、基板面にほぼ平行に下引き層13が形成され、その上に直接表示電極対41、42が形成され、その上に誘電体層11、保護層12が順次形成された面放電型プラズマディスプレイパネルに於いて、前記基板10内面上の一部15に溝14を有し、前記溝14の底面16が前記下引き層13、または前記下引き層13及び前記保護層12を介して放電空間に露出していることを特徴とするプラズマディスプレイパネルを製造することにより、従来構成では誘電体で満たされていた領域が一部誘電客の低い放電空間に翻き換わるため、放電に第5

しない無効コンデンサの容量を低減することが出来、効果的に無効電力を低減することが出来る。

### [0111]

【発明の効果】以上のように本発明によれば、従来構成では誘電体で満たされていた領域が一部誘電率の低い放電空間に置き換わるため、放電に寄与しない無効コンデンサの容量を低減することが出来、効果的に無効電力を低減することが出来るために、高効率なプラズマディスプレイパネル及びそれを用いたディスプレイ装置を提供10 することが出来る。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態1に於けるプラズマディスプレイパネル(PDP)の前面板の断面図

【図2】実施の形態1に於ける露光マスクのパターンを 示す図

【図3】実施の形態1に於けるディスプレイ装置の構成 を示すブロック図

【図4】ADS方式を説明するための図

【図5】実施の形態1に於けるPDPの各電極に印加される駆動電圧を示すタイミングチャート

【図6】実施の形態1に於けるもう一つのPDPの前面 板の断面図

【図7】本発明の実施の形態2に於けるプラズマディスプレイパネル(PDP)の前面板の断面図

【図8】本発明の実施の形態3に於けるプラズマディス プレイパネル(PDP)の前面板の断面図

【図9】本発明の実施の形態4に於けるプラズマディスプレイパネル(PDP)の前面板の断面図

【図10】本発明の実施の形態5に於けるプラズマディ 30 スプレイパネル(PDP)の前面板の断面図

【図11】本発明の実施の形態6に於けるプラズマディスプレイパネル(PDP)の前面板の断面図

【図12】典型的な3電極構造の面放電型PDPの分解 斜視図

【図13】面放電型PDPの電気力線のパスを説明する図

## 【符号の説明】

- 10 基板(前面側)
- 11 誘電体層
- 12 保護層
- 13 下引き層
- 14 溝
- 20 基板 (背面側)
- 41 スキャン電極
- 42 サステイン電極
- 100 PDP
- 110 アドレスドライバ
- 111 アドレスドライバの電源回路
- 120 スキャンドライバ
- 部誘電率の低い放電空間に置き換わるため、放電に寄与 50 121 スキャンドライバの出力回路

122 スキャンドライバのシフトレジスタ

123 スキャンドライバ及びサステインドライバ共通

の電源回路

130 サステインドライバ

131 サステインドライバの出力回路

132 サステインドライバのシフトレジスタ

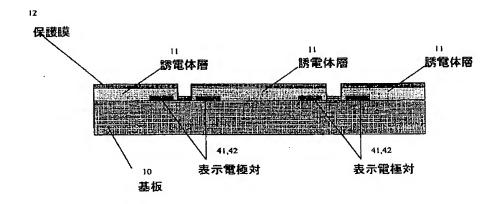
140 放電制御タイミング発生回路

151 A/Dコンバータ

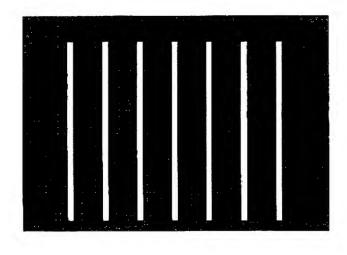
152 走查数変換部

153 サブフィールド変換部

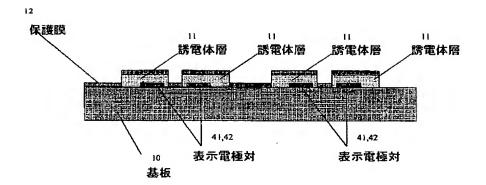
【図1】



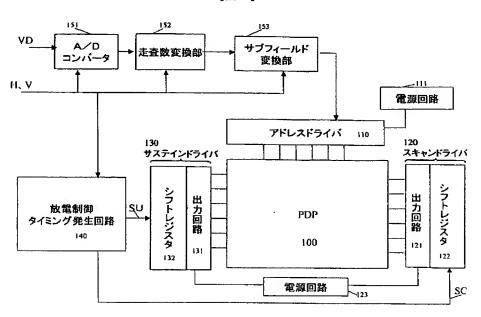
[図2]



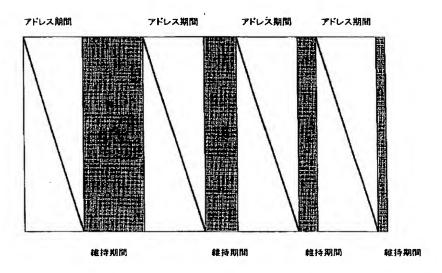
【図6】



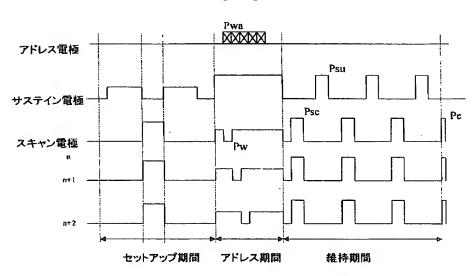
【図3】



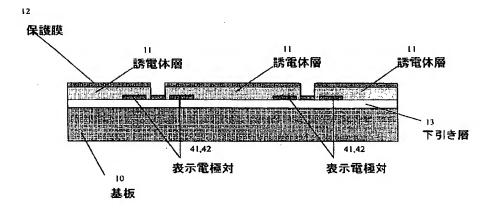
【図4】



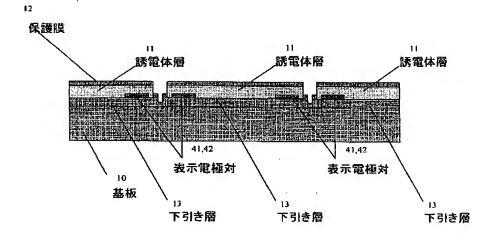




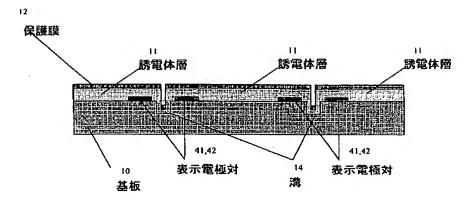
【図7】



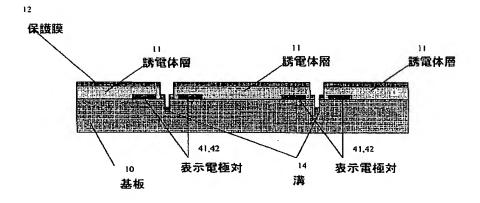
【図8】



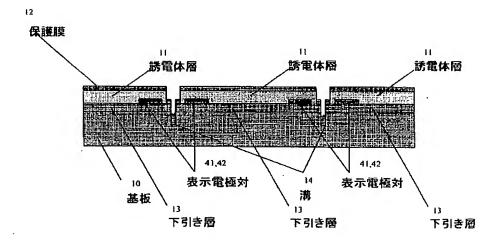
【図9】

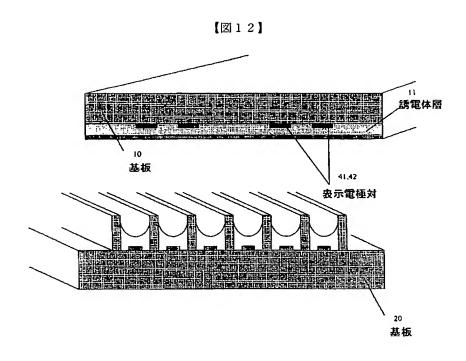


【図10】



【図11】





【図13】

コンデンサ1の容量(C1) コンデンサ2の容量(C2)=1/(1/C2g+1/C20+1/C2g)

···ガス放電に寄与しない ···ガス放電に寄与する

全体のコンデンサの容量=C1+C2

容量C20 コンデンサ1 (容量C1) 電気力線のパス2 容量C2g 容量C2g 誘電体層

フロントページの続き

(72)発明者 河野 宏樹

神奈川県川崎市多摩区東三田3丁目10番1 号 松下技研株式会社内 Fターム(参考) 5C027 AA05

5C040 FA01 GB03 GD01 GD03 GD09 GE01 JA12 JA15 KB19 LA01 MA12